

カナリア・フリップフロップ：FFの冗長化による省電力で高信頼なLSI

工学部 電子情報工学科 教授 **佐藤 寿倫**

分野 集積回路

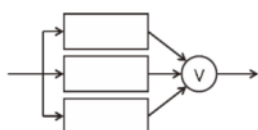
キーワード 省電力、高信頼性

研究シーズ概要

回路の誤動作を引き起こす恐れのあるタイミングエラーを予測出来るカナリア・フリップフロップ（FF）を利用して、システムLSIの消費電力を削減しつつ信頼性を確保する技術。

- ①FFの冗長化によりタイミングエラーを予測
- ②タイミングエラーを回避出来ることで、正常動作可能な範囲で電源電圧を削減し省電力化
- ③過剰な設計マージンを取り除くことで、小型化と省電力化を達成

・ TMRでは面積とエネルギーが増大

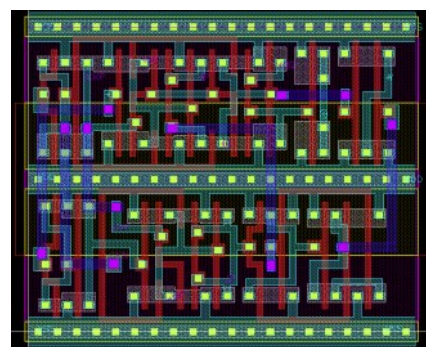
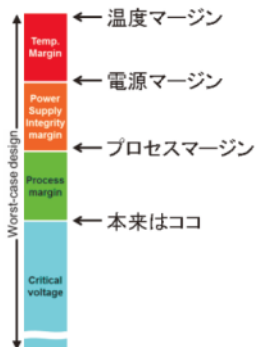


・ チェックポイント回復では性能が低下し、エネルギーが増大



既存技術における課題

・ マージンを大きく取るとエネルギーが増大



カナリアFFのレイアウト図

研究シーズの特徴、効果、独創的な点

- 設計の容易な消費電力の削減方式であることが、本方式の特徴
- 信頼性の向上と回路面積の縮小とを両立出来ることが、本方式の優位な特徴
- CPUだけではなくあらゆるLSIに適応可能であることが、類似技術と差別化出来る特徴

本研究シーズの適用分野、用途

- IoT応用などの省電力化、高信頼化、小型化が要求されるシステムLSI

論文、知的財産情報等